

名称：「半導体集積回路装置及びその製造方法」事件
特許権侵害行為差止等請求控訴事件
知的財産高等裁判所：令和3年（ネ）第10031号 判決日：令和4年1月13日
判決：控訴棄却
関連条文：特許法70条1項及び2項
キーワード：構成要件充足性
判決文：https://www.ip.courts.go.jp/app/files/hanrei_jp/865/090865_hanrei.pdf

[概要]

明細書全体の記載を参酌すると、本件特許権に係る請求項に記載された「半導体集積回路装置」は、「システムLSI」であり、メモリ自体を含むものとは認められないため、被控訴人製品は、本件特許の技術的範囲に属しないと判断された事例。

[事件の経緯]

控訴人は、特許第3593079号の特許権者である。

原判決（東京地裁令和2年（ワ）第6675号）では控訴人の請求が全部棄却されたため、控訴人が原判決を不服として知財高裁に控訴した。

知財高裁は、本件控訴を棄却した。

[本件発明]

【請求項1】

ライン状パターンを有する回路パターンを備えた半導体集積回路装置であって、
前記回路パターンはメモリ回路のライン状パターンであるメモリ用ライン状パターンを含み、
前記回路パターンの配置領域の内部にダミーパターンが挿入されており、
前記メモリ用ライン状パターンを含む前記ライン状パターンの総周縁長と前記ダミーパターンの総周縁長との合計を前記回路パターンの配置領域の面積により除することによって得られた第1の単位面積当たりの周縁長が、前記メモリ用ライン状パターンの総周縁長を前記メモリ回路が形成されている領域の面積により除することによって得られた第2の単位面積当たりの周縁長以下となるように設定されていることを特徴とする半導体集積回路装置。

[争点]

- 1 構成要件充足性
- 2 無効理由の存否
- 3 控訴人の損害・利得額

※本判決において、被控訴人製品は本件特許の構成要件を充足しないとの判断がなされているため、以下、争点1の内容についてのみ取り扱う。

[控訴人の主張]

「半導体集積回路装置」は、トランジスタやダイオード等の回路素子と、それらを結ぶ配線とが一体のものとして半導体基板の表面に作製されたモノリシック集積回路を意味する。したがって、本件特許権に係る請求項に記載された「半導体集積回路装置」は、「システムLSI」に限られず「DRAM」も含まれる。

[被控訴人の主張]

本件特許権に係る「半導体集積回路装置」は、「メモリ回路」が搭載された装置であることが

示唆されており、明細書全体の記載によれば、「システムLSI」を想定しているものと解される。「メモリ回路」に相当するDRAMをDRAM自体に搭載することは不自然であるため、本件特許権に係る請求項に記載された「半導体集積回路装置」については、DRAMを含むと解釈することはできない。

[裁判所の判断] (筆者にて適宜抜粋、下線)

『(2) 本件発明における「半導体集積回路装置」(構成要件1A、1E、5B、5E等)について検討する。

この点に関して控訴人は、本件明細書の記載、本件発明の課題解決原理、審査経過との関係を理由として挙げ、本件発明の「半導体集積回路装置」は、システムLSIに限定されるものではなく、DRAMを含むものである旨主張するが、その主張は採用することができない。その理由は次のとおりである。

ア 控訴人の主張ア(ア)(本件明細書の記載に基づく検討について)につき

「半導体集積回路装置」という語の一般的意味として、DRAMが含まれる余地があるとしても、本件明細書の記載においては、次のとおり、「半導体集積回路装置」という文言は、システムLSIを意味するものとして用いられており、DRAMのようなメモリ自体を「半導体集積回路装置」として課題解決手段を用いることを示唆する記載はないから、本件明細書の「半導体集積回路装置」には、DRAMは含まれず、本件発明はシステムLSIに係るものであると認められる。

(ア) 【発明の属する技術分野】の記載

本件明細書の段落【0001】には、【発明の属する技術分野】に・・・(略)・・・記載の文言によれば、本件発明は、半導体集積回路装置及びその製造方法のうちでも、特にシステムLSIにおける技術に関するものであることが認められ、本件発明が、システムLSIではない半導体集積回路装置であるDRAMの技術に関するものであることは認められない。

(イ) 【従来の技術】の記載

本件明細書の段落【0003】に・・・(略)・・・記載の文言によれば、DRAM、SRAM又はROM等のメモリー回路の1個の半導体チップへの搭載率が異なる半導体集積回路装置の製造工程が取り上げられているものと認められ、ここでいう半導体集積回路装置は、DRAM等のメモリー回路が搭載されたシステムLSI等を指すものと認められ、DRAM等のメモリー回路それ自体であるとは認められない。

本件明細書の段落【0004】ないし【0007】においては、・・・(略)・・・必ずしもシステムLSIに特有とは言いきれない半導体プロセス全般に関する問題についての記述がされている。しかし、・・・(略)・・・前記(ア)のとおり、本件発明がシステムLSIにおける技術であることも考慮すると、段落【0004】ないし【0007】は、DRAM等のメモリー回路それ自体とは異なるシステムLSIの問題点として、マスクパターンに関する問題点を記載したものであると認められる。

さらに、段落【0008】には、システムLSIの製造における加工について記載されている。

(ウ) 【発明が解決しようとする課題】の記載

段落【0009】には、・・・(略)・・・LSIの微細化に伴う集積回路パターンの微細化により課題が生じることが記載されている。

段落【0010】、【0011】及び【図8】には、システムLSIであるDRAM搭載品種及びDRAM非搭載品種について、レジストパターンをマスクとしてドライエッチングによりゲート電極を形成した場合におけるCDロスを対比した説明がされている。

段落【0009】ないし【0011】は、システムLSIについて記載されており、段落【0012】は、・・・(略)・・・システムLSIの課題を述べたものと認められ、段落【0012】

の「半導体集積回路装置」はシステムLSIを指すものと認められる。また、段落【0013】は・・・(略)・・・、「前記に鑑み」として、段落【0012】までの記載を受けて本件発明の目的を記載したものであるから、システムLSIについて、ゲート電極・配線又はメタル配線等のライン状パターンの寸法ばらつきを防止することを目的とする旨を記載したものと認められる。

(エ) 【課題を解決するための手段】の記載

前記(ウ)のとおり、【発明が解決しようとする課題】においては、本件発明の課題及び目的がシステムLSIにおけるものであることが示されており、【課題を解決するための手段】の記載は、このような本件発明の課題を前提として記載されたものであるから、システムLSIにおける課題を解決する手段を記載したものであると認められる。

本件明細書の段落【0015】、【0019】、【0020】及び【図9】には、DRAM等のメモリ回路が搭載された半導体集積回路装置を示す記載、又はその存在を前提とする記載がされている。

控訴人は、段落【0022】及び【0023】の記載において、課題解決手段は、システムLSIに特有のものとは何ら限定されていないと主張する。しかし、・・・(略)・・・、段落【0022】は、「図10に示すように」という文言から始まり、図10に基づく説明をするものであるから、システムLSIについて述べるものと認められ、システムLSIとは別の、システムLSIに搭載されたDRAM自体について述べるものとは認められない。また、段落【0023】は、・・・(略)・・・段落【0022】までの記載に続けて、図10を参照し、品種の存在を前提とし、課題を解決するための手段として、品種によらず単位面積当たりのゲート電極周縁長を設定すること、又は同周縁長の品種毎の違いに応じてプロセス条件を調整することを示すものであるから、システムLSIについて課題の解決手段を示すものと認められる。

したがって、控訴人の上記主張は採用することができない。

(オ) 実施例の記載

本件発明の第1、第2の実施形態は、・・・(略)・・・システムLSIについてのものであり、本件発明がシステムLSIに係るものであることに合致する。そして、本件明細書には、DRAMのようなメモリ自体を「半導体集積回路装置」とする実施形態の記載はない。

(カ) 【発明の効果】の記載

・・・(略)・・・前記(エ)のとおり、本件明細書において、「品種」とは、DRAMが異なる搭載率で搭載されており又は搭載されていないシステムLSIの種類をいうものと認められ、段落【0132】には、DRAM等の搭載率が用途又は仕様により異なるシステムLSIについての効果が記載されているものと認められる。

イ 控訴人の主張ア(イ)(本件発明の課題解決原理に基づく検討について)につき

本件発明の技術的意義(前記1(2))に鑑み・・・(略)・・・、本件発明の課題とその解決原理に照らすと、本件発明の「半導体集積回路装置」は、システムLSIを意味するものと解される。

・・・(略)・・・

ウ 控訴人の主張ア(ウ)(審査経過に基づく検討について)につき

控訴人は、審査経過に関し、第1回目及び第2回目の拒絶理由通知について、審査官は、本件特許の発明がシステムLSIの発明であるとは認識しておらず、また、出願人の意見書においても、本願発明と引用発明の相違点について、本願発明はシステムLSIであるのに対して引用発明はシステムLSIではないという説明はしていないと主張する。

しかし、そもそも特許発明の技術的範囲の画定は、特許請求の範囲の記載に基づいて定められるが、特許請求の範囲に記載された用語の意義の解釈は明細書及び図面を考慮して行われるのであって(特許法70条1項及び2項参照)、特許出願の審査過程において、審査官がその特許発明をどのように理解していたかということは、裁判所の特許発明の技術的範囲の画定の判

断を拘束するものではない。

また、出願人は、・・・(略)・・・いずれの意見書においても、本願発明がシステムLSIに用いられて効果を生ずることを明確に述べており、このような段階を踏まえて本件特許が登録されたものである。

したがって、仮に、審査官が、拒絶理由通知を发出する際に、特許請求の範囲に記載された発明の要旨認定において、「半導体集積回路装置」を、その一般的な字義どおりに、DRAMを含む半導体集積回路装置全般と解釈しており、また、出願人の意見書において、本願発明と引用発明の相違点として、本願発明はシステムLSIであるのに対して引用発明はシステムLSIではないことが明示されていなかったとしても、それに基づいて、本件発明の「半導体集積回路装置」にシステムLSIではないDRAM自体が含まれるということはできない。

(3) そうすると、本件発明における「半導体集積回路装置」(構成要件1A、1E、5B、5E等)という語は、システムLSIを意味するものとして用いられており、DRAMはこれに含まれないというべきであり、DRAMであることに争いのない被控訴人製品(前記第2、2による引用のうちの原判決「事実及び理由」第2、2(10)(原判決8頁20～23行目))は、本件発明1の構成要件1A、1E、本件発明5の構成要件5B、5Eをいずれも充足せず、本件発明1及び本件発明5の技術的範囲のいずれにも属さないものと認められる。

控訴人は種々主張するが、その主張は、いずれも採用することができない。』

[コメント]

「半導体集積回路装置」は、控訴人が主張するように、一般的にはトランジスタやダイオード等の回路素子と、それらを結ぶ配線とが一体のものとして半導体基板の表面に作製されたモノリシック集積回路と認識されるものと思われる。しかしながら、「半導体集積回路装置」関連の出願においては、システムLSIであることを前提として記載された明細書や、メモリ回路やI/F回路等を構成要素として記載されているクレームも少なくない。

「半導体集積回路装置」に関しては、分類が多岐にわたり、その境界が曖昧なものも存在するが、本判決に鑑み、少なくとも構成、機能、用途等に基づいて明確に区別される半導体装置に関しては、それらの違いを十分に理解しておくことが実務上重要であろう。

以上
(担当弁理士：植田 亨)